

Alessandro Paghi

CURRICULUM VITAE

Informazioni di base



Data di nascita: **04/12/1994**

Cittadinanza: **Italiana**
Sesso: **Maschile**
Età: **23**

Email: alessandropaghi@gmail.com

Site Web: <http://www.alessandropaghi.it>

Skype: **alessandro.paghi**

Obiettivo Professionale

Laureato in 2 anni e 9 mesi con la valutazione di 110/110 e lode, voglio poter applicare le conoscenze acquisite durante il corso di studi in Ingegneria Informatica e dell'Informazione - Curriculum Elettronica e che sto acquisendo durante il corso di studi in Ingegneria Elettronica, lavorando nell'ambito della ricerca e della progettazione di elettronica wearable e sensori impiegabili in ambito biomedico.

Istruzione

(2016)

LAUREA DI PRIMO LIVELLO (3 ANNI) conseguita il 11/07/2016

Università degli Studi di SIENA

Dipartimento di INGEGNERIA dell'INFORMAZIONE e SCIENZE MATEMATICHE

L-8 – Laurea in Ingegneria Dell'Informazione

Denominazione Corso: **CORSO DI LAUREA IN INGEGNERIA INFORMATICA E DELL'INFORMAZIONE, CURRICULUM ELETTRONICA**

Votazione finale: **110/110 con lode**

Titolo Acquisito: **Dottore in Ingegneria Informatica e dell'Informazione nella classe L-8**

Durata ufficiale del corso di studi: **2 anni, 9 mesi**

Età alla data di conseguimento del titolo: **21**

(2013)

MATURITA' TECNICA INDUSTRIALE conseguita il 1/07/2013

ITT - LSA Tito Sarrocchi di SIENA

Votazione finale: **100/100**

Titolo Acquisito: **Perito Industriale Capotecnico Specializzazione Informatica**

More info: <http://www.alessandropaghi.it>

Esperienze di lavoro/stage

(1/2016 – 6/2016)

Università degli Studi di SIENA, SIENA (SI) (informatica/elettronica)

Tirocinante Laureando (engineering e progettazione)

Principali attività e responsabilità: **Progettazione e realizzazione della struttura meccanica e del sistema di controllo di un robot esapode**

Assunto come: stagista/tirocinante

Descrizione esperienza: Tratto dalla tesi di laurea: “Il presente lavoro riguarda la progettazione e la realizzazione della struttura meccanica e del sistema di controllo di un robot esapode. In particolare, è stata analizzata una struttura semplificata del robot esapode; sono state disegnate e realizzate le parti meccaniche; è stata progettata l’elettronica di bordo e realizzata la scheda elettronica contenente i processori adibiti al controllo del robot; è stato implementato un algoritmo per il controllo dei motori e infine sono state progettate e testate alcune semplici strategie di controllo per lo svolgimento di movimenti elementari. Per quanto riguarda la struttura meccanica e il sistema di bordo, essi sono stati progettati in modo da poter rendere il dispositivo in grado di svolgere una vasta gamma di movimenti e poter implementare una grande varietà di algoritmi di controllo.”

(10/2013 – 10/2014)

AIDILAB S.r.l., SIENA (SI) (informatica/elettronica)

Tester e Designer di Software e Hardware (engineering e progettazione)

Principali attività e responsabilità: **Sviluppo di applicativi Hardware – Software per computer Single Board**

Assunto come: stagista/tirocinante

Descrizione esperienza: Analisi delle caratteristiche del computer Single Board prodotto dall’azienda, sviluppo di applicativi Hardware e Software basati su tale scheda elettronica e presentazione degli stessi alla Community di utenti, creazione di Tutorial per la Community di utenti.

(02/2013 – 03/2013)

Sistemi I.C.T., MONTERIGGIONI (SI) (informatica/elettronica)

Tecnico Informatico Specializzato (qualità e sicurezza del software)

Principali attività e responsabilità: **Gestione della sicurezza nelle reti di computer.**

Assunto come: stagista/tirocinante

Descrizione esperienza: Analisi e gestione della sicurezza in reti di computer, creazione di Firewall e Proxy Server, selezione e gestione di apparecchiature di rete.

(06/2012 – 07/2012)

Xenesys, SIENA (SI) (informatica/elettronica)

Designer di Software (engineering e progettazione)

Principali attività e responsabilità: **Progettazione di Software Desktop.**

Assunto come: stagista/tirocinante

Descrizione esperienza: Creazione di applicazioni software Desktop per clienti in linguaggio C#.

Altre Informazioni:

Lavoro durante gli studi: Si

Posizione nella professione durante gli studi: In conto proprio

Ramo attività: Informatica, Elettronica e Telecomunicazioni

Descrizione attività: Riparatore di dispositivi elettronici (Cellulari, Smartphone, Tablet, PC, Computer Desktop), Installatore di dispositivi di rete, Designer di siti Web.

Prospettive future e lavoro cercato

Intenzione proseguimento studi: Sì – Laurea Magistrale in Ingegneria Elettronica

Settore economico: **1. Ricerca e Sviluppo | 2. Attività Industriali**

Area professionale: **Engineering e Progettazione**

Occupazione desiderata: **Ingegnere Elettronico**

Province preferite: **1. SIENA, AREZZO | 2. FIRENZE, PERUGIA, GROSSETO**

Disponibilità a trasferte: **Si**

Disponibilità a trasferirsi all'estero: **Si**

Note personali: “Diplomato come Tecnico Informatico e laureato in Ingegneria Informatica e dell’Informazione, Curriculum Elettronica sto attualmente seguendo il corso di studi in Ingegneria Elettronica.

Il percorso di studi in Informatica mi rende molto versatile nell’acostare Software ed Hardware in modo da ricavare applicazioni ad Hoc sotto ogni profilo.

Amo la creazione di PCB e la programmazione software di basso livello, in modo da poter fornire all’Ingegnere del Software tutti gli strumenti necessari per costruire applicazioni di più alto livello sulla scheda elettronica da me progettata.”

Conoscenze linguistiche

Lingua madre: Italiano

Altre lingue:

	<i>Comprensione</i>		<i>Parlato</i>		<i>Scritto</i>
	Ascolto	Letture	Interazione Orale	Produzione Orale	
Inglese	<i>B1 Autonomo</i>	<i>B1 Autonomo</i>	<i>B1 Autonomo</i>	<i>B1 Autonomo</i>	<i>B1 Autonomo</i>

Diploma/Certificato:

Lingua Inglese: **IDONEITA' DI LINGUA INGLESE - LIV. B1, CENTRO LINGUISTICO DI ATENE (CLA) SIENA : 2015 - Livello europeo: B1**

Capacità e competenze professionali

Area Elettronica

Design Flow:

Analog IC Design Flow (Full Custom Design Flow): Schematic Design, Simulation, Layout Design, DRC, LVS e Parasitic Extraction. Progettazione di Componenti Attivi e Passivi su Silicio ed Errori di Processo sul Matching di Dispositivi Integrati.

Digital IC Design Flow con FPGA Design Flow: Block Description, HDL Description, Synthesis, Post Synthesis Simulation, Implementation (Place & Route), Post Implementation Simulation e Bitstream Generation.

PCB Design Flow: Schematic Design (Implementazione di Algoritmi con MCU Microchip PIC18), Simulation e Layout Design.

Esperienza di Laboratorio:

Prototipazione PCB su breadboard o millefori; Progettazione e Produzione di una PCB con THD e SMD; Utilizzo di Embedded Computer (UDOO, Raspberry Pi) ed Embedded MCU Board (Arduino...).

Prototipazione rapida con Stampa 3D: Analisi struttura semplificata; Design su ambiente di progettazione CAD 3D Dassault Systèmes SOLIDWORKS Corp. SolidWorks; Estrazione STL e conversione in G-Code; Preparazione stampante e selezione del materiale estrudibile.

Uso degli strumenti da banco: Saldatore Stilo, Multimetro, Oscilloscopio, GDF, Alimentatore Stabilizzato e DAQ.

Progettazione di un sistema di test e misura con l'utilizzo di LabVIEW - National Instruments.

Conoscenza teorica della struttura e del funzionamento del Microscopio Elettronico a Scansione SEM.

Conoscenze generali:

Fisica dei Dispositivi Elettronici

Fisica dello Stato Solido: Principi di Meccanica Quantistica, Fisica Statistica e Fisica dello Stato Solido.

Conduzione Elettrica nei Semiconduttori: Significato di Elettrone e di Lacuna, Drogaggio di un Semiconduttore, Corrente di Drift e Diffusion, Effetti di Generazione e Ricombinazione.

Dispositivi Elettronici di Segnale nel Silicio: Giunzione pn, BJT, Condensatore MOS, MOSFET, JFET.

Dispositivi Elettronici di Potenza nel Silicio: Diodo, BJT, DMOS, UMOS, Super Junction MOSFET, SCR, GTO, IGBT, TRIAC.

Tecnologie Microelettroniche

Processo CMOS Standard e Processo CMOS Moderno.

Fabbricazione di Wafer di Silicio, Crescita di Ossido di Silicio tramite Ossidazione Termica, Drogaggio tramite Diffusione Termica e Impiantazione Ionica, Deposizione di Film Sottili, Tecnica Litografica e Attacchi. Packaging.

Elettrotecnica

Bipoli e Multipoli Elettrici; Leggi di Kirchhoff, Teorema di Millman, Thevenin e Norton, Teorema di Tellegen; Teoria dei Grafi; Analisi di reti con memoria in Regime Permanente Sinusoidale, Analisi di reti con memoria con il Metodo Simbolico di Laplace; Analisi di reti due porte.

Elettronica Analogica

Dispositivi Elettronici di Segnale:

- Diodo: caratteristica, modello per piccoli e grandi segnali;
- MOSFET: caratteristica, modello per piccoli e grandi segnali (Low Freq. e High Freq.), configurazioni CS, CD, CG;
- BJT: caratteristica, modello per piccoli e grandi segnali (Low Freq. e High Freq.), configurazioni CE, CC, CB.

DAS (Data Acquisition System): Progettazione interfacce AFE (IN. AMPL., TIA, Interfacce Switched Cap. con implementazione della tecnica CDS).

Specchi di corrente a MOSFET (Semplice, Cascode, Cascode a Larga Dinamica, Cascode a Larga Dinamica ad Alta Precisione) e BJT (Semplice, Current Demagnifier, Cascode, Specchio con Amplificazione della Corrente di Base, Wilson a 3 e 4 BJT).

Coppie Differenziali a MOSFET e BJT.

Amplificatori Differenziali a MOSFET (Carico Resistivo, Carico a Specchio, Cascode, Folded Cascode, a Larga Dinamica OTA) e BJT (Carico Resistivo, Carico a Specchio).

Riferimenti di Tensione con Circuiti a Band Gap Integrati e Traslatori di Tensione (Source Follower ed Emitter Follower).

Output Stage (Source Follower e Common Source).

Power Stage: Amplificatori di Potenza Lineari in classe A, B, AB, e Non Lineari, Protezione da cortocircuiti e sovraccarichi.

Amplificatore Operazionale: Analisi di Stadi di Ingresso, Stadi di Guadagno, Stadi di Uscita, Compensazione e Criteri di Stabilità. Progettazione e dimensionamento AO Doppio Stadio di Guadagno SE, AO FD Folded Cascode.

Comparatori: Trigger di Schmitt, Cella Cross Coupled (Cella di Isteresi a 4 MOSFET).

Multivibratori, Oscillatori e Generatori di onde.

Reazione: Teoria Elementare e Teoria Esatta della Reazione; Reazione Positiva e Negativa.

Filtri Analogici: LP, HP, BP, BR, Notch, Selettivo, AP; Celle MFB e Sollen Key; Filtri Attivi di Butterworth, Chebyshev e Bessel.

Convertitori A/D (Nyquist Rate, Oversampling, Delta-Sigma) e D/A.

Conversione:

- AC/DC: Raddrizzatori Controllati e non, a singola e doppia semionda monofase e trifase;
- DC/DC: Buck, Boost, Buck-Boost, Cùk, Full Bridge, Convertitori Inductor Less;
- DC/AC: Inverter monofase e trifase con controllo PWM di ampiezza e frequenza di output.

Teoria su Motori in Continua, Motori in Alternata e Motori Stepper.

Rumore nei Circuiti Elettrici: Rumore Termico, Shot e Flicker; Modelli di dispositivi rumorosi; Metodi di reiezione del rumore. Tecniche per abbattimento dell'Offset e Rumore a Bassa Frequenza (AZ, CDS, Modulazione Chopper).

Elettronica Digitale

Reti Logiche Combinatorie (Decoder, Encoder, Priority Encoder, MUX, DEMUX, LUT, ALU) e Reti Logiche Sequenziali Sincrone ed Asincrone (Latch, Flip-Flop, Macchina di Mealy e di Moore, Contatori, Sommatore, Sottrattori e Moltiplicatori);

Progettazione di Celle in Logica Statica (CMOS, Complementary CMOS, Complex Gate, A Rapporto, Pseudo NMOS, Dual Cascade Voltage Switch Logic, Pass Transistor, Pass Gate) e Logica Dinamica (Domino, Dual Cascade Voltage Switch Logic, Pass Transistor, Pass Gate).

Dispositivi Hardware programmabili: PAL, PLD, CLD, PFGA. Architettura Altera MAX, Microsemi Actel ACT, Xilinx serie 3000 e XC3000, Altera Cyclone II.

Progettazione Sincrona Statica: Regole di Progetto, Primitive Sconsigliate e FF sincroni statici. Protocolli di Handshake.

Temporizzazione nell'analisi Registro-Logica-Registro.

Progettazione Low Power con Tecniche per Ridurre il Consumo di Potenza.

Pilotaggio di Carichi con Alta Capacità (Inverter Chain, Pass Transistor/Pass Gate Chain).

Design For Testability.

Memorie ROM, PROM, EPROM, EEPROM, DRAM, SRAM;

Architettura dei Calcolatori Elettronici: Microprocessori RISC (MIPS o ARM); Gerarchia di Memoria, Architettura della Cache, RAM e Memoria Virtuale; BUS; Pilotaggio di dispositivi (Polling, Interrupt e DMA); Pipeline;

Quantizzazione Digitale: Rappresentazione Integer (Signed ed Unsigned), Floating Point e Fixed Point.

Filtri Digitali: Filtri FIR e IIR (Funzione di Trasferimento e Forme di Costruzione del Filtro)

Linguaggi di Descrizione: Verilog, VHDL.

Applicazioni e programmi conosciuti: MPLAB X IDE, Cadence OrCAD Suite, Labcenter Electronics: Proteus PCB Design & Simulation software, PSIM | Software for Power Electronics Simulation - Powersim Inc, Linear Technology Corporation's LTspice, Glade, Active-HDL, Vivado Design Suite – Xilinx, Quartus (Quartus Prime 17.0), DJOSER Thermal Simulator MATLAB Plugin, LabVIEW - National Instruments.

More info: <http://www.alessandropaghi.it>

Area Telecomunicazioni

Conoscenze generali:

Teoria di Fourier: Analisi di segnali deterministici nel dominio del tempo e nel dominio della frequenza; Digitalizzazione di un segnale (Campionamento, Quantizzazione e Codifica); Analisi di segnali aleatori (Processi Stocastici); Collegamento e canali di comunicazione, Rumore in un canale di comunicazione; Modulazioni Analogiche e Digitali.

Teoria dei Campi Elettromagnetici; Equazioni di Maxwell; Onde Piane, Riflessione e Rifrazione di onde elettromagnetiche; Linee di Trasmissione; Radiazione e Propagazione Guidata; Dispersione; Antenne.

Linee a Micro Strisce.

Elettronica per le Telecomunicazioni: LNA a MOSFET e BJT integrati e matching integrato, Oscillatori a RF integrati e Rumore di Fase, Mixer a MOSFET e BJT integrati, PLL (Anelli ad Aggancio di Fase), Ricevitori (Supereterodina, Omodina, Low IF) e Trasmettitori, Amplificatori di Potenza (Classe A, AB, C, D), Dispositivi Passivi (Circolatore, Isolatore, Accoppiatore/Divisione di Wilkinson, Accoppiatore Direzionale).

Teoria sui Radar Pulsati e Continuous Wave.

Modello ISO/OSI e modello TCP/IP, IPV4 e IPV6; Router e Routing (Statico e Dinamico), Protocolli di Routing Dinamico (RIP, RIPv2, EIGRP, OSPF), Liste di Accesso; Switch e Switching, VLANs, DHCP, Wireless LANs; WAN e connessione alla rete WAN, Connessioni Point-to-Point.

Applicazioni e programmi conosciuti: Advanced Design System 2009, Cisco Packet Tracer.

Certificati e Premi:

- Cisco CCNA1 Exploration (Networking Fundamentals);
- Cisco CCNA2 Routing and Switching (Routing Protocols);
- Cisco CCNA3 Routing and Switching (Switched Networks);
- Cisco CCNA4 Routing and Switching (Connecting Networks);

Area Sensori e Microsistemi

Conoscenze generali:

Teoria del continuo. Stress e Strain per un corpo elastico deformabile. Elettromeccanica a parametri concentrati.

Attuatore elettrostatico piano.

Strutture: dimensionamento e analisi di barre in flessione e di membrane.

Piezo-resistività e Piezo-elettricità.

Microsistemi inerziali (accelerometro loop aperto e loop chiuso, giroscopio).

Sensori di temperatura (RTD, NTC, sensori a giunzione PN, sensori integrati AD590, termocoppie).

Applicazioni e programmi conosciuti: COMSOL Multiphysics 5.3.

Area Informatica

Conoscenze generali: [C++] Tecniche di programmazione che portano alla costruzione di software riusabile, corretto, flessibile ed efficiente; Programmazione ad Oggetti (Composizione, Ereditarietà, Polimorfismo, Costruttori e Distruttori, Operatori); STL, Design Patterns;

Tecniche di costruzione di pagine Web basate su tecnologia HTML, CSS, JavaScript, PHP, MySQL; Tecniche di costruzione di portali Web basati su CMS Drupal; Acquisto e gestione di un dominio con Hosting Linux e DBMS PhpMyAdmin.

Programmazione di Alto Livello basata su linguaggio C e Python; Creazione di Script Bash per la gestione di particolari funzioni su sistema operativo Linux.

Sistemi Operativi: Windows (98,XP,Vista,7,8,8.1,10), Linux (Distribuzione Debian, Linux Mint, Ubuntu), Android, IOS.

Linguaggi di Programmazione: Assembly, Bash, C, C++, C#, G-Code, PHP, MySQL, HTML, CSS, JavaScript, Python.

Applicazioni e programmi conosciuti: MathWorks MATLAB, Visual Studio, WAMP Server, Microsoft Office, Adobe Photoshop CCS.

Certificati e Premi:

- ECDL (European Computer Driving Licence);
- (12/12/2011) Olimpiadi di Informatica fase provinciale SIENA, 1° Classificato;